



EXAMEN PARCIAL
Semestre 2012 - I

Curso : Sistemas Digitales
Grupo : 01
Profesor : Ing. Julio González
Día : Lunes 07 de mayo de 2012
Hora : 13:00 a 15:00 Hs
Duración de la prueba : 120 minutos

Nota: La práctica es sin copias ni apuntes.

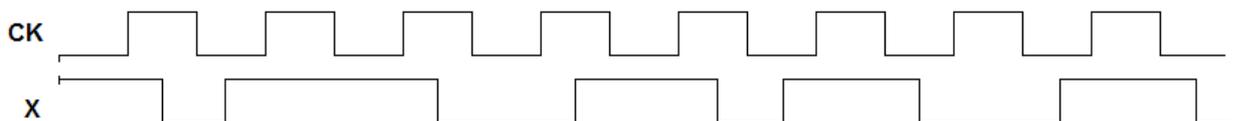
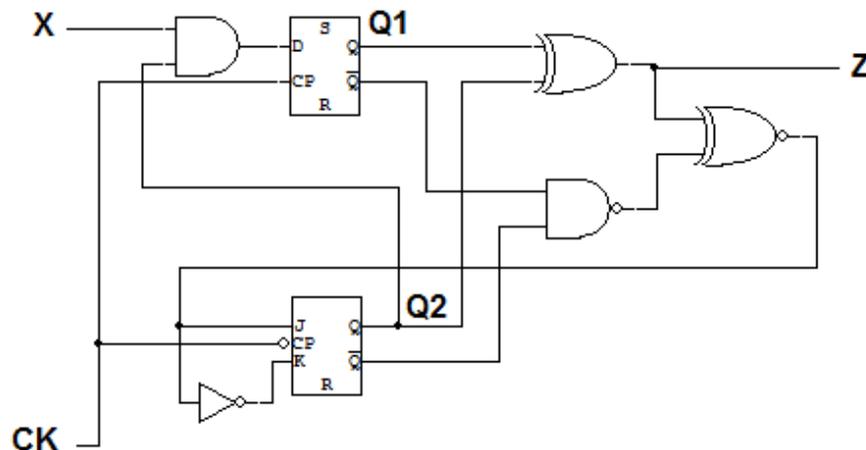
Está prohibido el préstamo de calculadoras y correctores, uso de celulares, IPAD y otros medios de comunicación, consumo de bebidas, comidas y cigarrillos.

DESARROLLAR LAS PREGUNTAS SOLO CON LAPICERO AZUL O NEGRO

Pregunta N° 01

(5 PUNTOS)

Dar los diagramas de tiempo de Q1, Q2, Z para el circuito siguiente.
Condiciones iniciales $Q1 = Q2 = 0$



Pregunta N° 02

(5 PUNTOS)

Diseñar, usando el Contador 74193 y lógica adicional mínima los siguientes contadores:

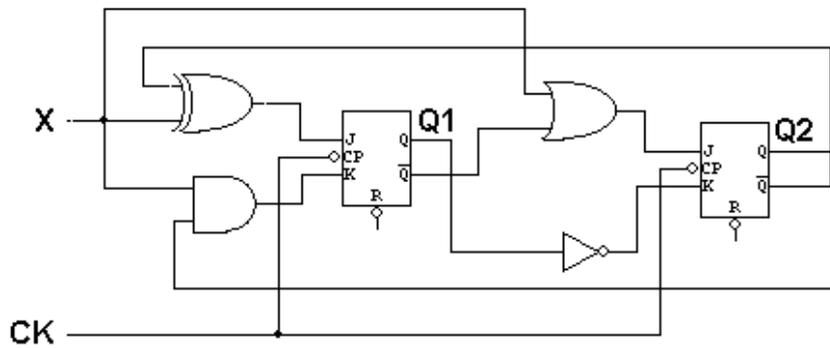
- Contador síncrono de 5 a 13
- Contador síncrono de 14 a 4

74LS193	MR	PL	CP _U	CP _D	MODO
CPU	H	X	X	X	Reinicio Asíncrono
CPD					
PL	L	L	X	X	CARGA ASINCRONA
MR					
D3	L	H	H	H	Sin cambio
D2					
D1	L	H	↑	H	Conteo Ascendente
D0	L	H	H	↑	Conteo Descendente

Pregunta N° 03

(5 PUNTOS)

Dar la tabla de estados y el diagrama de estados del circuito siguiente:



Pregunta N° 04

(5 PUNTOS)

Diseñar el Circuito secuencial síncrono cuya tabla de estados se muestra. Usar FF T para el bit Más significativo y FF D para los restantes.

EST. PTE	EST. SGTE/SAL	
	X = 0	X = 1
A	B/1	E/0
B	A/1	A/1
C	D/0	C/1
D	C/0	B/1
E	B/1	C/1
F	A/0	F/1

EL PROFESOR

NOTA:

- Indicar detalladamente los pasos seguidos en la solución de los problemas